



Faglig kontakt under eksamen:  
Magnus Jahre (952 22 309)

## EKSAMEN I TDT4160 DATAMASKINER GRUNNKURS

Tirsdag 7. Desember  
Tid: 09:00 – 13:00  
BOKMÅL

Hjelpemidler:

D.

Ingen trykte eller håndskrevne hjelpemidler tillatt.

Bestemt, enkel kalkulator tillatt.

*Bruk den angitte plassen til å svare på oppgavene. Hvis du trenger mer plass, er det satt av ekstra plass på den siste siden i oppgavesettet. Eksamen teller 100% av karakteren i faget, og de oppgitte prosenttallene angir det maksimale antall poeng man kan oppnå på hver oppgave. Les oppgavene grundig.*

**Kandidatnummer:**

### Oppgave 1 Multiple Choice (30%)

Svar ved å ringe rundt ønsket svaralternativ. Du får 3 poeng for riktig svar og 0 poeng hvis du avstår fra å svare. Hvis du svarer feil eller ringer rundt mer enn ett alternativ, får du -1 poeng.

a) (3%) Hvilken påstand om en prosessor er *ikke* riktig?

1. En generell prosessor trenger bare instruksjoner for aritmetiske operasjoner og betingede hopp
2. En prosessor er ofte delt inn i en utførende enhet og en kontrollenhet
3. Hovedoperasjonen til en prosessor kan beskrives som en fetch-decode-execute løkke
4. Prosessorer bruker ofte parallellitet for å øke ytelsen

Svar:            1                            2                            3                            4

b) (3%) Hvilken av disse påstandene om RISC-maskiner er *ikke* korrekt?

1. RISC-maskiner har mange generelle registre
2. RISC-maskiner har få og enkle instruksjonsformater
3. RISC-maskiner aksesserer kun minne gjennom Load- og Store-instruksjoner
4. RISC-maskiner ble oppfunnet for å tette gapet mellom høynivåspråk og maskinkode

Svar:            1                            2                            3                            4

c) (3%) Hva er det viktigste kjennetegnet ved en Von Neumann-arkitektur?

1. Arkitekturen mangler flyttallsenhet fordi programmereren bør kunne holde styr på komma
2. Arkitekturen har et hurtigbuffer til data og et til instruksjoner
3. Både program og data er lagret i samme minne
4. Von Neumann-maskiner er alltid CISC

Svar:            1                            2                            3                            4

**Kandidatnummer:**

d) (3%) Hvilken av disse påstandene er *ikke* en grunn til at man har begynt å bygge flerkjerneprosessorer (eng: Chip Multiprocessor, multi-core architecture)?

1. Det er vanskelig å øke ytelsen ytterligere ved hjelp av teknikker som utnytter ILP
2. Avanserte enkjerneprosessorer er så kompliserte at det å designe og verifisere dem utgjør en betydelig kostnad
3. Det er vanskelig å designe enkjerneprosessorer med høy ytelse og et akseptabelt effektforbruk
4. Når man plasserer flere prosessorer på samme brikke, senker man behovet for minnebåndbredde

Svar:            1                            2                            3                            4

e) (3%) Hvilken av disse påstandene om flerkjerneprosessorgenerasjoner (eng: Chip Multiprocessor generations) er *ikke* korrekt?

1. Første generasjon med flerkjerneprosessorer er det beste valget hvis du trenger rask kommunikasjon mellom prosessorkjernene
2. Andre generasjon med flerkjerneprosessorer deler hurtigbuffer mellom prosessorkjernene
3. Tredje generasjon med flerkjerneprosessorer prioriterer throughput fremfor høy ytelse per tråd
4. Tredje generasjon med flerkjerneprosessorer benytter multithreading i prosessorkjernene

Svar:            1                            2                            3                            4

f) (3%) Hvilken påstand om et set-assosiativt hurtigbuffer (eng: cache) er riktig?

1. Et dataelement kan lagres på kun en lokasjon i hurtigbufferet
2. Et dataelement kan lagres på alle lokasjoner i hurtigbufferet
3. Et dataelement kan lagres på noen bestemte lokasjoner i hurtigbufferet
4. Set-assosiative hurtigbuffer er lite brukt i moderne prosessorer

Svar:            1                            2                            3                            4

**Kandidatnummer:**

g) (3%) Anta en prosessor med ett nivå hurtigbuffer (eng: cache), en hurtigbufferaksesstid på 3 klokkesyklar og en minnelatens på 400 klokkesyklar. Hva blir den gjennomsnittlige minneaksesstiden når 95% av forespørslene treffer i hurtigbufferet?

1. 3 klokkesyklar
2. 23 klokkesyklar
3. 380 klokkesyklar
4. 400 klokkesyklar

Svar:            1                            2                            3                            4

Mystisk Dark stakkmaskinkode:

```

    push 4
a: dup
    push 2
    lt
    jtrue e
    push 1
    sub
    jmp a
e:

```

Husk at:

- lt: resultat  $\leftarrow$  nest øverst < øverst
- sub: resultat  $\leftarrow$  nest øverst  $-$  øverst

h) (3%) Dark stakkmaskinprogrammet over kjøres på en tom stakk. Hvilken verdi ligger igjen på stakken når programmet har kjørt ferdig?

1. 1
2. 2
3. 3
4. 4

Svar:            1                            2                            3                            4

**Kandidatnummer:**

Mystisk mikrokode:

```
MAR = SP - 1; rd
MAR = SP
H = MDR; wr
MDR = TOS
MAR = SP - 1; wr
TOS = H; goto Main1
```

i) (3%) Koden over implementerer en IJVM-instruksjon for Mic-1. Hvilken?

1. Invokevirtual
2. Swap
3. Bipush
4. Istore

Svar:            1                            2                            3                            4

Flyttall på formen  $n = f \cdot 2^e$  er kodet med følgende flyttallsformat:

Sign (1 bit)	$e$ (Exponent, 4 bit)	$f$ (Fraction, 4 bit)
--------------	-----------------------	-----------------------

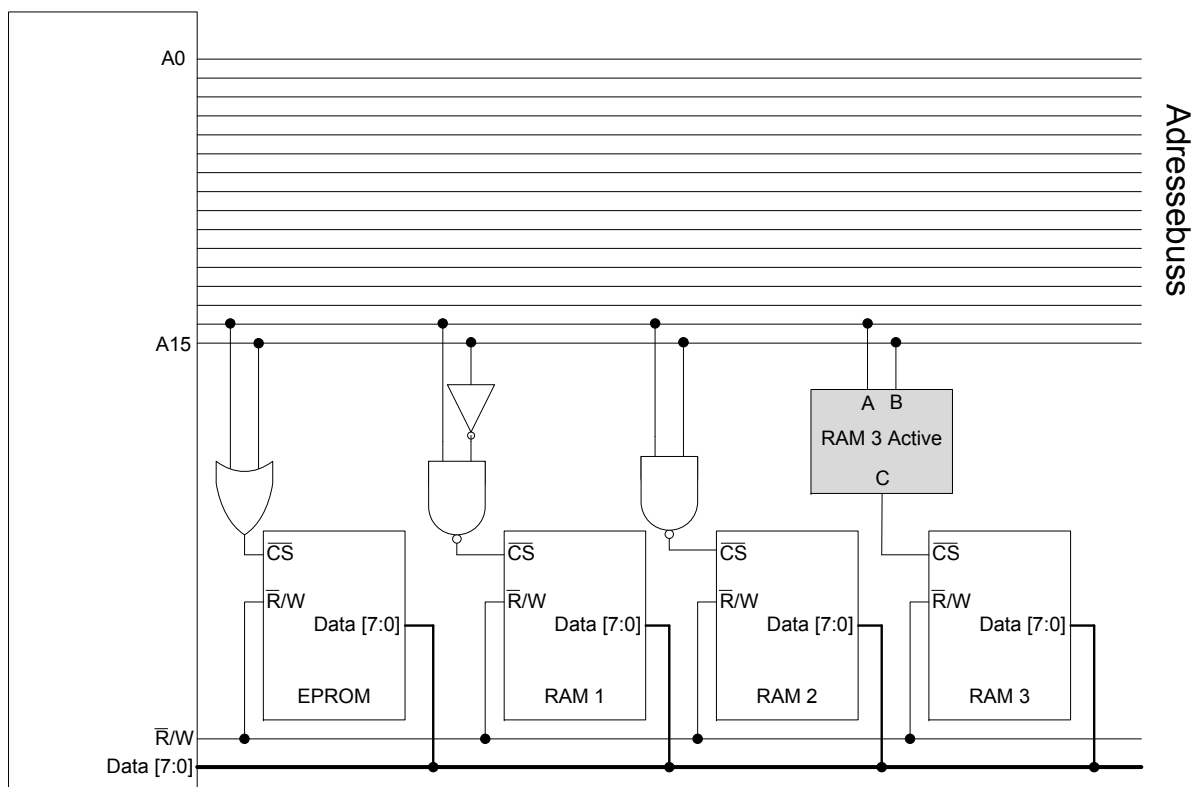
I dette formatet er exponent kodet som “excess 8”, og alle bit i fraction er kodet eksplisitt.

j) (3%) Hva er verdien til flyttallet 001101100 i 10-tallsystemet?

1. 0.09375
2. 0.1875
3. 0.375
4. 0.75

Svar:            1                            2                            3                            4

**Kandidatnummer:**



Figur 1: Adressedekoding

## Oppgave 2 Digitalteknikk (15%)

Figur 1 viser et blokkdiagram av et system der en EPROM enhet og tre RAM enheter er koblet til en felles adresse- og databuss. EPROM og RAM enhetene har et aktivt lavt (logisk "0") CS (Chip Select) signal.

- a) (5%) Angi adresserommet der EPROM har kontroll over databussen. Svaret skal oppgis heksadesimalt.

Svar:

Kandidatnummer:

- b) (5%) Angi adresserommet der RAM 1 har kontroll over databussen. Svaret skal oppgis heksadesimalt.

Svar:

- c) (5%) Systemet i figur 1 er ikke helt ferdig da logikk for å aktivere RAM 3 mangler. Denne logikken skal inn i komponenten "RAM 3 Active" i figuren. Tegn kombinatorisk logikk for "RAM 3 Active". Systemet skal benytte hele adresserommet.

Svar:

**Kandidatnummer:**

**Oppgave 3 Mikroarkitektur (10%)**

Dr. Tufte har sluttet med fotball og ønsker å slå seg opp som mikroprogrammerer for IJVM og Mic-1 (se figur 5). Hans første forsøk er å implementere IJVM ISA-instruksjonen Pop. Pop skal i følge spesifikasjonen fjerne det øverste elementet på stakken og oppdatere TOS registeret. Dr. Tufte har foreslått følgende mikrokode:

1. MAR = SP = SP - 1; rd
2. TOS = MDR; goto Main1

Figur 2, 3, 4 og 5 i vedlegget kan være nyttige for å løse denne oppgaven.

- a) (5%) Fyll ut tabellen under med styreordet for instruksjon nummer 1 i Dr. Tuftes kode. Du trenger ikke å fylle ut NEXT\_ADDRESS og JAM feltene.

Svar:

NEXT_ADDRESS	JAM	ALU	C	Mem	B
-	-				

- b) (5%) Koden til Dr. Tufte inneholder en feil. Hva er feilen, og hvordan kan man rette den?

Svar:

**Kandidatnummer:**



**Oppgave 4 Instruksjonsnivåparallelitet (10%)**

Anta et instruksjonssett med 3-adresseinstruksjoner der den første operanden angir destinasjonsregister og de to andre angir inputregistre. For eksempel vil instruksjonen *ADD R1, R2, R3* utføre operasjonen  $R1 = R2 + R3$ .

1. MUL R3, R0, R1
2. ADD R4, R3, R2
3. ADD R3, R0, R4
4. SUB R4, R5, R6


- a) (5%) Hvilke avhengigheter finnes i assemblykodesnutten over, og hva er navnet på disse avhengighetene?

Svar:

**Kandidatnummer:**

b) (5%) Fjern så mange som mulig av avhengighetene ved hjelp av teknikken “register renaming”.

Svar:



**Oppgave 5 Instruksjonssett (10%)**

a) (5%) Hva er forskjellen på en trap og et avbrudd (eng: interrupt)?

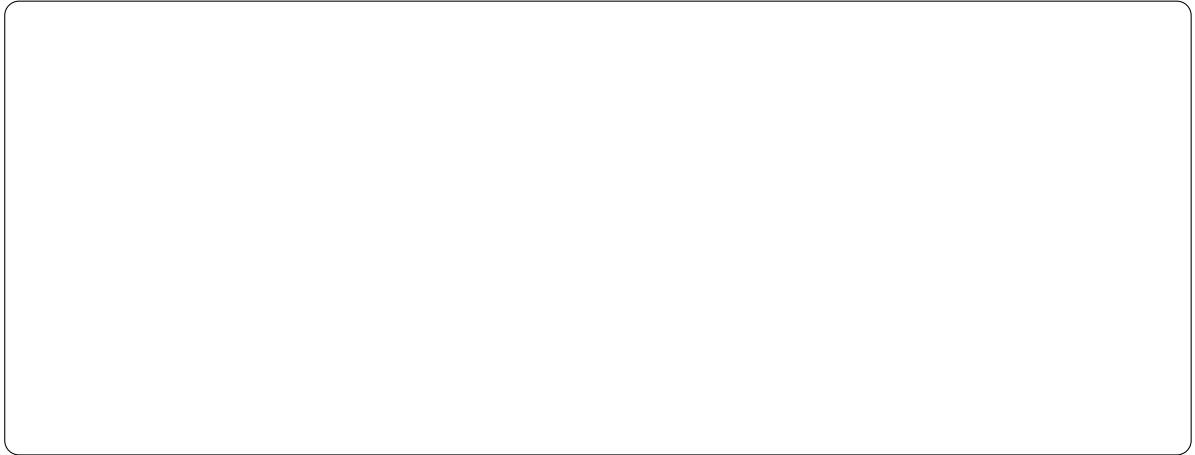
Svar:



**Kandidatnummer:**

b) (5%) Forklar baseindeksert adressering (eng: based-indexed addressing). Tegn gjerne en figur.

Svar:



**Oppgave 6 Minnesystemer (15%)**

a) (5%) Forklar begrepene "lokalitet i tid" (eng: temporal locality) og "lokalitet i rom" (eng: spatial locality)

Svar:



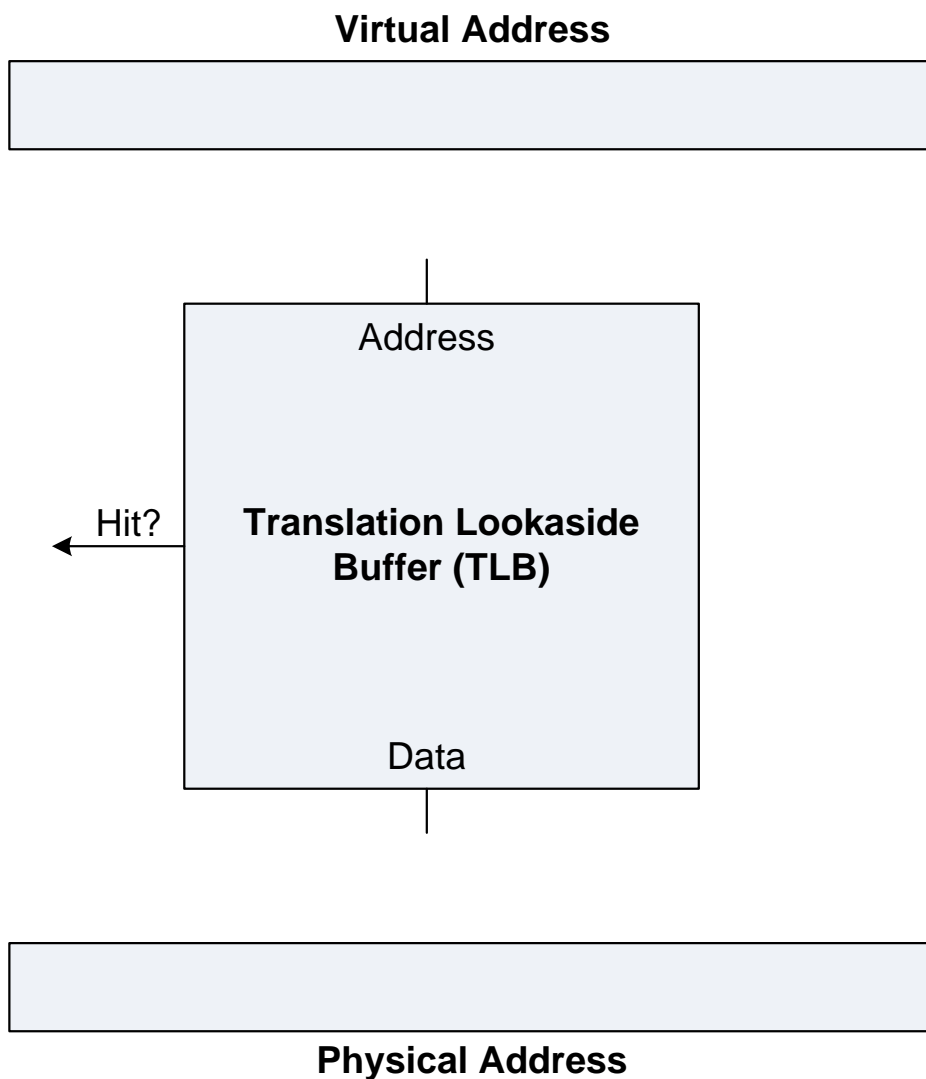
b) (5%) Anta et system med 256 MB byteadresserbart hovedminne og 4 KB sidestørrelse. Hvor mange sider (eng: pages) er det plass til i hovedminnet?

Svar:



**Kandidatnummer:**

- c) (5%) Blokkdiagrammet under viser hvordan en TLB (Translation Lookaside Buffer) kan brukes til å øke hastigheten på oversettelsen fra virtuelle til fysiske adresser. Fullfør tegningen med å velge riktig format på fysisk og virtuell adresse samt rute deladressene til riktige porter. Anta 32 bit fysiske og virtuelle adresser, 4 KB sidestørrelse og byteadresserbart lager.



Svar:

Kandidatnummer:

**Oppgave 7    Multiprosessorer (10%)**

a) (5%) Hvilke kategorier inngår i Flynnns taksonomi for parallelle datamaskiner?

Svar:

b) (5%) Fire prosessorer utfører minneoperasjoner og ser operasjonene i følgende rekkefølge:

t	CPU 0	CPU 1	CPU 2	CPU 3
1	Write A	Write A	Write A	Write A
2	Write B	Write B	Write B	Write B
3	Read A	Read B	Read B	Read A
4	Read B	Read A	Read A	Read B

Er maskinvaren “sequentially consistent”? Begrunn svaret.

Svar:

**Kandidatnummer:**

**Ekstra svarplass**

Svar:



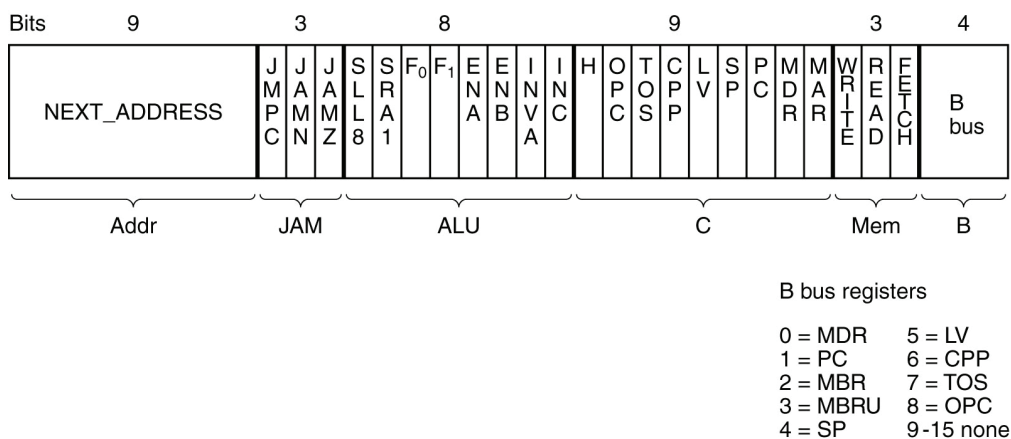
**Kandidatnummer:**

# Vedlegg

**Kandidatnummer:**

F <sub>0</sub>	F <sub>1</sub>	ENA	ENB	INVA	INC	Function
0	1	1	0	0	0	A
0	1	0	1	0	0	B
0	1	1	0	1	0	$\bar{A}$
1	0	1	1	0	0	$\bar{B}$
1	1	1	1	0	0	A + B
1	1	1	1	0	1	A + B + 1
1	1	1	0	0	1	A + 1
1	1	0	1	0	1	B + 1
1	1	1	1	1	1	B - A
1	1	0	1	1	0	B - 1
1	1	1	0	1	1	-A
0	0	1	1	0	0	A AND B
0	1	1	1	0	0	A OR B
0	1	0	0	0	0	0
1	1	0	0	0	1	1
1	1	0	0	1	0	-1

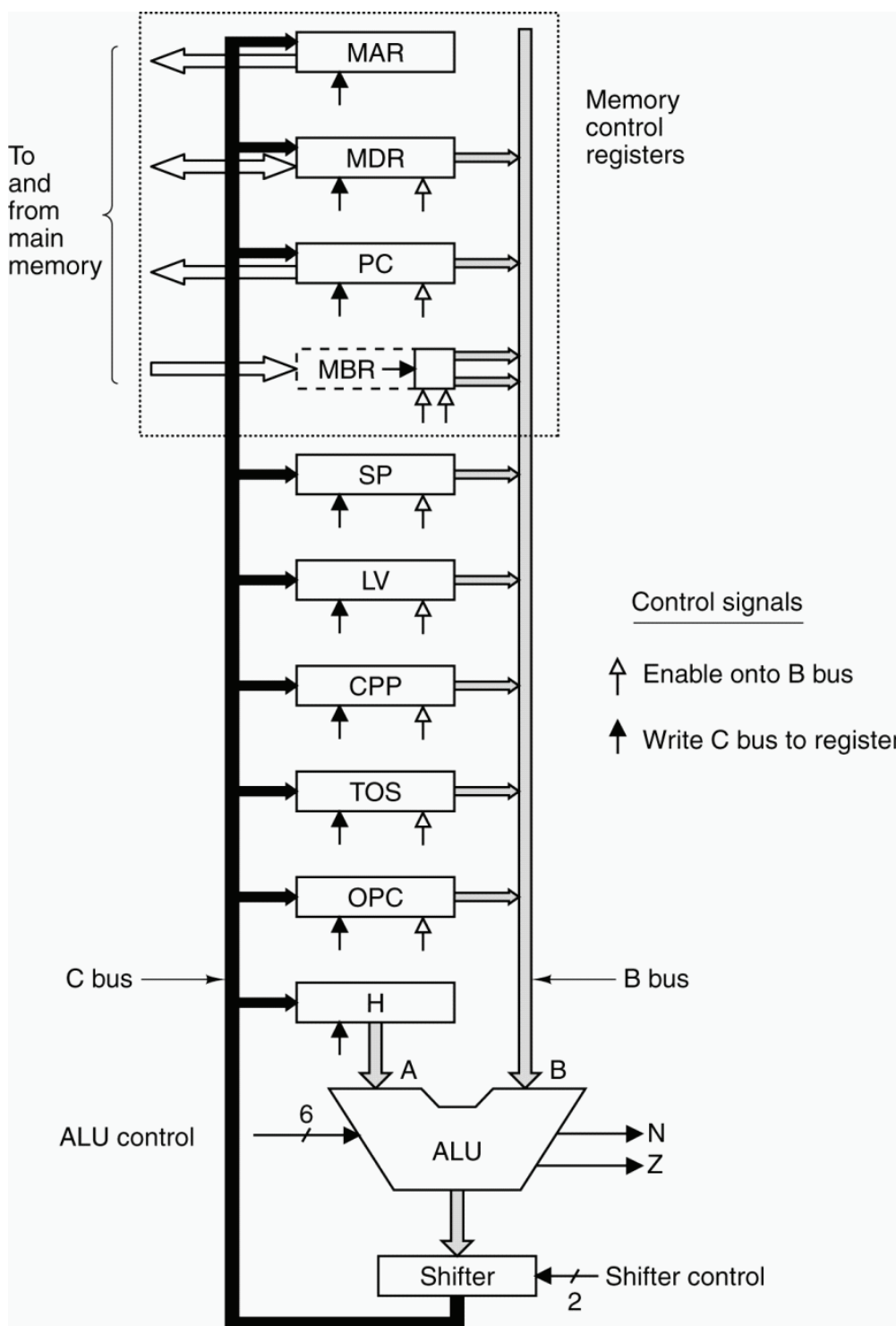
Figur 2: Funksjonstabell for ALU (Mic-1)



Figur 3: Mikroinstruksjonsformat (Mic-1)

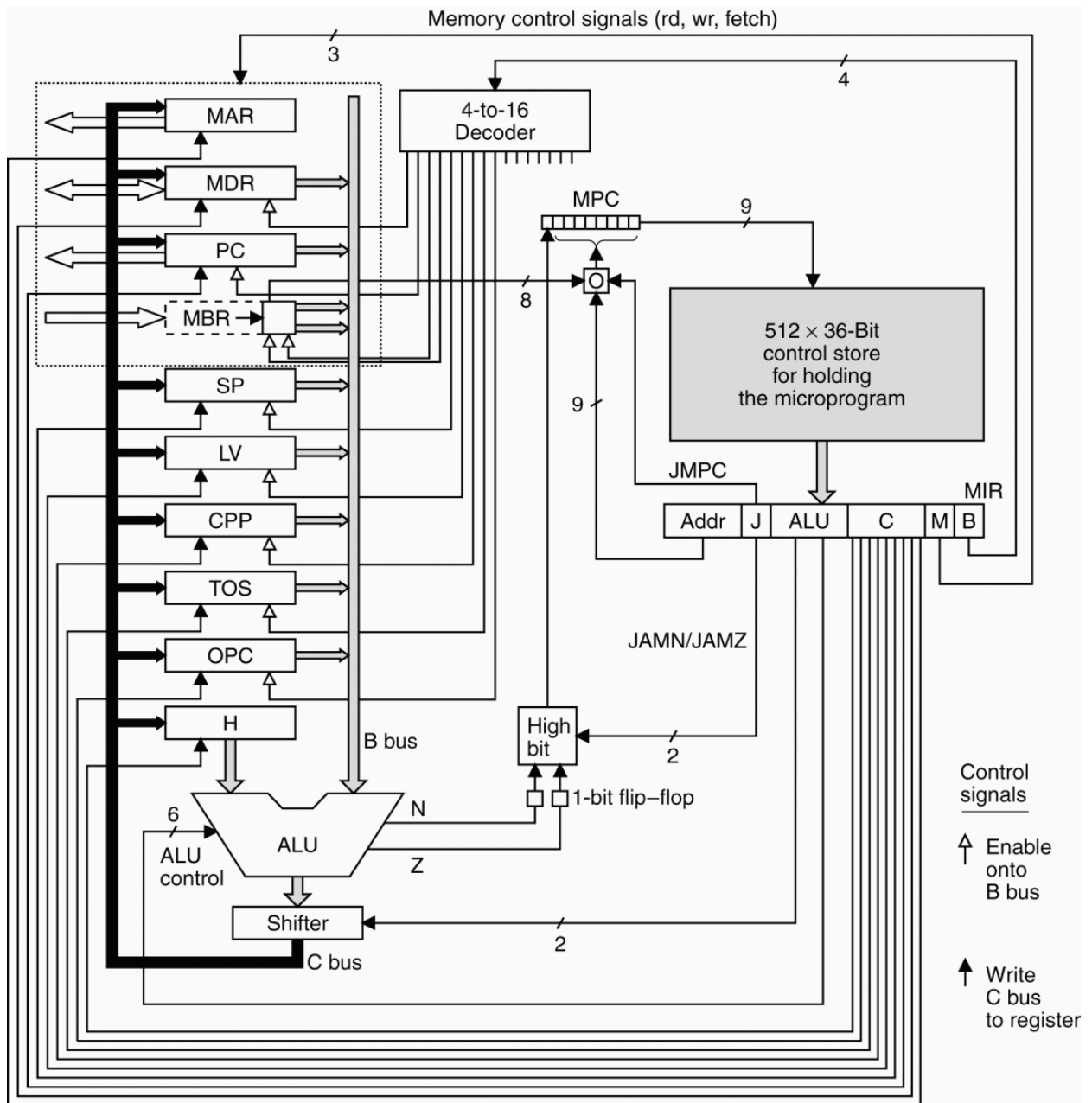
**Kandidatnummer:**





Figur 4: Utførende enhet (Mic-1)

Kandidatnummer:



Figur 5: IJVM mikroarkitektur (Mic-1)

Kandidatnummer: