



Norwegian University of Science and Technology
Engineering
The Department of Computer and Information Science

TDT4258
MICROCONTROLLER SYSTEM DESIGN
EKSAMEN

11. AUGUST, 2012, 09:00–12:00

Kontakt under eksamen:

Gunnar Tufte 73590356/97402478

Tillatte hjelpemidler:

D.

Ingen trykte eller håndskrivne hjelpemiddel er tillat.

Enkel godkjent kalkulator er tillat.

Målform:

Bokmål

OPPGAVE 1: START-UP (25 %)

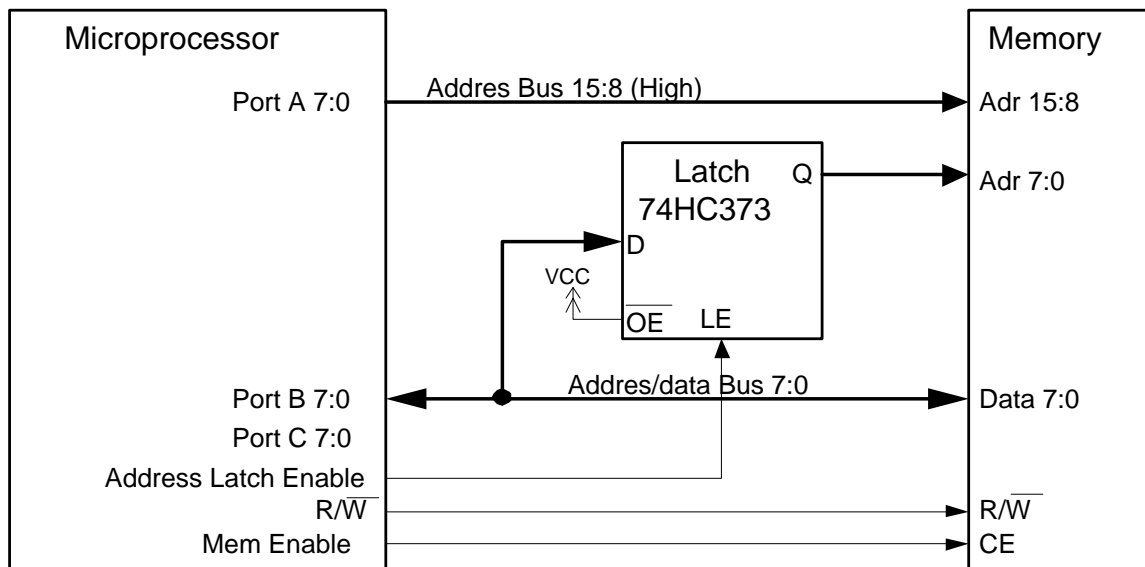
- a. Forklar følgende mikroprosessor/mikrokontroller-relaterte begrep: "Exceptions"
- b. Forklar følgende mikroprosessor/mikrokontroller-relaterte begrep: "Trap"
- c. Forklar følgende operativsystem-relaterte begrep: "release time".
- d. Forklar følgende operativsystem-relaterte begrep: "deadline".
- e. Forklar forskjellen på følgende designprosess-relaterte begrep: "Architecture" og "Components".

OPPGAVE 2: BUSS, PROSESSOR OG MINNE (50 %)

Prosesor og minne er tenkte enheter, datablad for 74HC373 er vedlagt.

Kommenter eventuelle nødvendige antakelser som gjøres.

- a. Figur 1 viser et tenkt mikroprozessorsystem der adresse- og databuss er multiplekset. Ved testing viser det seg at grensesnittet mot minnet ikke virker som det skal. Hva er feil?



Figur 1: Mikroprozessorsystem.

- b. Bruk tilgjengelig informasjon til å tegne "timing diagram" for en lese- eller skriveoperasjon på bussen. Signalene Address Latch Enable, R/\overline{W} , Adr 15:8, Adr 7:0 og Adres/data Bus 7:0 skal være med i tidsdiagrammet. Det er ikke nødvendig med eksakte tidsangivelser, men signalene må være rett angitt i forhold til hverandre.
- c. Mikrokontrolleren i figur 1 har en innebyget cache. Anta at data i cache har en aksestid på 20 ns og at aksess til minne har en aksestid på 60 ns. Systemet er tenkt brukt til to forskjellige oppgaver. Oppgave X har en cache-treffrate på 0,8. Oppgave Y har en cache-treffrate på 0,5.
- Hva vil gjennomsnittlig minneaksesstid bli for oppgave X?
 - Hva vil gjennomsnittlig minneaksesstid bli for oppgave Y?
- d. For å redusere minneaksesstiden skal systemet vist i figur 1 gjøres om til å bruke separat adressebuss og databuss. Tegn blokkskjema for det nye systemet. Port A og port B skal brukes som adressebuss, port C som databuss.
- e. Tegn "timing diagram" for bussen i det nye systemet.

OPPGAVE 3: ENERGI, EFFEKT OG YTELSE (25 % (5 % PÅ A, 10 % PÅ B OG C))

a. Effektforbruket til alle prosessorer er gitt av to forskjellige effektforbruk:

- 1) "Dynamic power".
- 2) "Static power".

Hva kan gjøres for å redusere 1) dynamic power-forbruk og 2) static power-forbruk?

- b. Anta at endringen i systemet i oppgave 2 (figur 1), fra multiplekset til separat adressebuss og databuss, gjør at prosessoren kan redusere antall klokkeperioder for en lese/skrive-operasjon med én, fra tre til to. Hvis strømforbruk er 20 mA og forsyningsspenningen er 5 V, hvor mye reduseres energiforbruket for en lese/skrive-operasjon?
- c. Systemet i oppgave 2 (figur 1) kjører et fast program på 4096 instruksjoner. Anta at programet skal kjøre én gang. Hvilke av følgende alternativ vil ha størst innvirkning på energiforbruket(forklar):
- 1) Reduksjon av forsyningsspenningen med en faktor på 2.
 - 2) Reduksjon av klokkefrekvensen med en faktor på 2.

Appendix
5 sider fra datablad til 74HCT373